

IN THE UNITED STATES PATENT AND TRADEMARK OFFICE

Inventor :Hideaki ARAO, et al.  
Filed :Concurrently herewith  
For :TRANSPORT SYSTEMS AND...  
Serial Number :Concurrently herewith

January 30, 2004

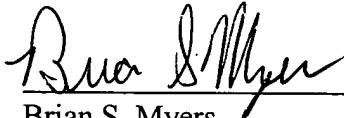
Commissioner for Patents  
P.O. Box 1450  
Alexandria, VA 22313-1450

**PRIORITY CLAIM AND**  
**SUBMISSION OF PRIORITY DOCUMENT**

S I R:

Applicant hereby claims priority under 35 USC 119 from **Japanese** patent application number **2003-068980** filed **March 13, 2003**, a copy of which is enclosed.

Respectfully submitted,

  
\_\_\_\_\_  
Brian S. Myers  
Reg. No. 46,947

Katten Muchin Zavis Rosenman  
575 Madison Avenue  
New York, NY 10022-2585  
(212) 940-8800  
Docket No.: FUS 20.926

日本国特許庁  
JAPAN PATENT OFFICE

別紙添付の書類に記載されている事項は下記の出願書類に記載されている事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed with this Office.

出願年月日 2003年 3月13日  
Date of Application:

出願番号 特願2003-068980  
Application Number:  
[ST. 10/C]: [JP 2003-068980]

出願人 富士通株式会社  
Applicant(s):

2003年12月 9日

特許庁長官  
Commissioner,  
Japan Patent Office

今井 康



**【書類名】** 特許願

**【整理番号】** 0252761

**【提出日】** 平成15年 3月13日

**【あて先】** 特許庁長官殿

**【国際特許分類】** H04J 3/00

**【発明の名称】** 伝送装置およびバーストエラー監視方法

**【請求項の数】** 5

**【発明者】**

**【住所又は居所】** 神奈川県川崎市中原区上小田中 4 丁目 1 番 1 号 富士通株式会社内

**【氏名】** 荒生 秀昭

**【発明者】**

**【住所又は居所】** 神奈川県川崎市中原区上小田中 4 丁目 1 番 1 号 富士通株式会社内

**【氏名】** 塩田 昌宏

**【特許出願人】**

**【識別番号】** 000005223

**【氏名又は名称】** 富士通株式会社

**【代理人】**

**【識別番号】** 100104190

**【弁理士】**

**【氏名又は名称】** 酒井 昭徳

**【手数料の表示】**

**【予納台帳番号】** 041759

**【納付金額】** 21,000円

**【提出物件の目録】**

**【物件名】** 明細書 1

**【物件名】** 図面 1

**【物件名】** 要約書 1

【包括委任状番号】 9906241

【プルーフの要否】 要

【書類名】 明細書

【発明の名称】 伝送装置およびバーストエラー監視方法

【特許請求の範囲】

【請求項 1】 ヘッダ情報とデータ情報をバイト単位で多重してフレーム構成する伝送信号の監視フレーム中で予め特定した所定バイトを監視し、所定期間中における前記所定バイト中のビットエラーの発生状態の変化に基づいてバーストエラーの発生の有無を検出するバーストエラー検出手段を設けたことを特徴とする伝送装置。

【請求項 2】 ヘッダ情報とデータ情報をバイト単位で多重してフレーム構成する伝送信号の監視フレーム中で予め特定した所定バイトのビットエラーを検出するビットエラー検出工程と、

予め定めた所定期間中における前記所定バイト中の前記ビットエラーの発生状態の変化に基づき、バーストエラーの発生の有無を検出するバーストエラー検出工程を含むことを特徴とするバーストエラー監視方法。

【請求項 3】 前記バーストエラー検出工程は、

Performance Monitor (PM) 周期に対応して前記所定バイトのパリティエラービット数をカウントし累積カウント値として保持し、該累積カウント値が所定カウント値以上になったときにバーストエラーの発生を検出する累積カウント工程を含むことを特徴とする請求項 2 に記載のバーストエラー監視方法。

【請求項 4】 前記累積カウント工程は、

前記バーストエラーを検出するためのエラーレートの設定に対応して、通常のパリティチェックによりエラー検出可能なビット数に対応した閾値を設け、該閾値を超えたエラービット数に対して前記累積カウント処理を行うことを特徴とする請求項 3 に記載のバーストエラー監視方法。

【請求項 5】 前記累積カウント工程は、

前記バーストエラーによって発生が想定される前記エラービット数に応じて前記所定バイトのパリティエラービット数の監視単位を前記複数の PM 周期を用いて行うことを特徴とする請求項 3 に記載のバーストエラー監視方法。

**【発明の詳細な説明】****【0001】****【発明の属する技術分野】**

この発明は、光同期伝送ネットワーク（SONET：Synchronous Optical Network）等における回線のバーストエラー監視を行う、より詳しくは、ヘッダ情報とデータ情報をバイト単位で多重してフレーム構成する伝送信号のバーストエラーを検出して回線故障や回線切替を行える伝送装置およびバーストエラー監視方法に関する。

**【0002】****【従来の技術】**

SONET伝送装置は、伝送信号のエラー監視をSTS-N（N=1, 3, 12, 48, 192）フレームの中に含まれるLine Overhead（以下LOHと称す）のB2バイトを用いたパリティ監視により行っている。

**【0003】**

図7は、伝送装置のインターフェース回路を示すブロック図である。伝送される光信号は、インターフェース回路700に設けられたO/E変換部701で光電気変換され、データ（Data）と、クロック（Clock）が出力される。SP処理部702は、これらをシリアル-パラレル変換して終端部703に出力する。終端部703は、回線エラーを検出し、検出された回線エラーに基づき、現用回線から予備回線に切り替えたり、回線故障通知処理のために、回線エラーの発生を外部に通知する。このように、クロックの振幅劣化問題が生じたとき、回線ダメージを少なくするための通知や切替処理を行うことができる。なお、一般的に、伝送される信号の誤りを検出するものとして、ビットエラーをパリティチェックする技術が知られている（例えば、下記特許文献1参照。）。

**【0004】**

また、図8は、従来の終端部の詳細な構成を示すブロック図である。終端部703には、回線故障を検出する信号損失検出部801と、信号劣化検出部802と、OR回路803と、ACT/DEACT処理部804が設けられている。信号損失検出部（Signal Fail）801では、LOS（Lost Of

Signal), LOF (Loss Of Frame), AIS-L (Alarm Indication Signal-Line), B2-MJ (B2-Major) を検出する。信号劣化検出部 (Signal Degrad) 802 では、B2-MIN (B2-Minor) を検出する。

#### 【0005】

信号損失検出部 801 と、信号劣化検出部 802 から出力された検出信号は OR 回路 803 を介して ACT/DEACT 処理部 804 に出力される。ACT/DEACT 処理部 804 は、内部タイマーにより、検出信号の入力後、所定の保護時間経過後に回線故障を示す処理信号を出力する。この処理信号としては、回線故障通知、および回線切替処理の要求を出力する。回線切替処理の要求に基づき、現用回線から予備回線への回線切替が行うことができる。

#### 【0006】

##### 【特許文献 1】

特開昭 52-9335 号公報

#### 【0007】

##### 【発明が解決しようとする課題】

しかしながら、伝送装置におけるバーストエラーの発生は、雷などサージや突発的な静電気放電 (Electro-Static Discharge; ESD) の印加や、機器の故障による切替時の回線エラーを想定している。一般に、伝送装置は、バーストエラーが発生した際、正常な部分の不要な回線切替の発生を抑止することが義務づけられている。

#### 【0008】

このため、従来は、伝送装置の故障などを要因とする回線故障に基づきバーストエラーが発生しても、バーストエラーの発生を通知したり、バーストエラーが発生した現用回線を予備回線に回線切替することができなかった。

#### 【0009】

バーストエラーの原因であるクロック劣化の発生は、ビットエラーの場合も想定できるが、一般的には、図 7 の SP 処理部 702 を構成している内部回路 (ロジック回路) のクロックカウント数が変わることに基づき、Out Of Fr

a m e（以下 O O F と称す）として検出される。

#### 【0010】

図9は、バーストエラーの発生状態を示す図である。図9（a）は、クロック劣化の場合を示す図、図9（b）は、データ劣化の場合を示す図である。これらの図に示すように、バーストエラーは、クロック劣化、およびデータ劣化によって発生する。まず、図9（a）に示すクロック劣化について説明する。正常時は、D a t a の f の位置と C l o c k カウントの位置が常に一致している。しかし、クロック劣化時には、図示のように、1クロック分の歯抜けが生じたと同じ状態になり、D a t a のフレーム先頭位置 f の周期と、クロックカウントの位置がずれる。これが、上述した O O F の状態として生じる。この O O F の発生時、S P 処理部 702 の内部回路は、再同期を行うが、再同期するまでの期間中のデータは、データエラーが発生し続けてバーストエラー発生状態になる。なお、O O F は、S O N E T の規定上、3 m s 間継続したとき L o s s O f F r a m e（L O F）として回線切替を実行するが、O O F のみでは回線切替は実行しないようになっている。

#### 【0011】

図10は、S T S - N フレームのフォーマットを示す図表である。O O F の定義は、5 フレーム（ $125 \mu s \times 5 = 625 \mu s$ ）連続して同期がはずれている状態とされている。これにより、バーストエラーによる誤りビット数は、この S T S - N（ $N = 1, 3, 12, 48, 192$ ）フレームでは、 $32400 \times N$  ビットと定義することができる。なお、 $32400$  ビット =  $90$  バイト  $\times 9$  バイト  $\times 8$  ビット  $\times 5$  フレームを示している。

#### 【0012】

図11は、S T S - 48（ $N = 48$ ）の場合のバーストエラーレート特性を示す図表である。図の横軸はバーストエラー発生間隔（分）であり、縦軸はエラーレートである。図示のように、10分に1回バーストエラー発生した場合であっても、 $8.3 \times 10^{-3}$  とかなり高いエラーレートで発生するため、見過ごすことはできない。なお、エラーレート  $1.00 \times 10^{-3}$  が B 2 - M J の設定値、 $1.00 \times 10^{-6}$  が B 2 M I N の設定値として通常用いられている。



## 【0013】

次に、図9(b)に示したバーストエラーの発生がデータ劣化の場合について説明する。データの識別は、基準値との差分で行われている。このとき、基準値Rに雑音成分が乗り、識別値のレベルが基準値Rのレベル程度となった場合(図中1, 2, 3に相当)には、このときに生じた雑音周波数により、識別値1, 2, 3が全て"0"であると誤検出し、バーストエラーを発生させる可能性がある。以上説明したように、回線故障や機器故障等を要因として離散的に発生したバーストエラーに関しては、従来、バーストエラーとして検出することができなかった。

## 【0014】

図10(b)に示すように、通常回線のエラー監視は、STS-Nフレーム(Frame 1)のSection Overhead(以下SOHと称す)の3行を除いた全ビット(図10(a)の斜線の範囲)のデスクランブル後のデータを垂直演算した演算結果と、デスクランブル後の次フレーム(Frame 2)のB2の比較により行われている。具体的には、BIP-N $\times$ 8(Bit Interleaved Parity N $\times$ 8)と呼称される方式により、誤り監視を行う情報全体をN $\times$ 8ビット毎に分割して監視しており、偶パリティによるカウント結果の比較では1が偶数個の場合0(ノーエラー)、1が奇数個の場合には1(エラー発生)を検出できる。なお、STS-1におけるB2は8ビット、STS-3においては8 $\times$ 3=24ビットと、B2のビット数は増える。

## 【0015】

STS-48の例を用いて説明すると、1フレーム(125 $\mu$ s)中のトータルビット数は、9バイト $\times$ 90バイト $\times$ 48(Nに相当) $\times$ 8ビット=311,040ビットとなる。上述したように、基準値Rに雑音が乗って、この1フレーム中にデータの識別誤りが発生してバーストエラーが発生した場合であっても、B2のパリティエラーだけでは、最大でも384(N=48 $\times$ 8ビット)ビットしか検出することができない。

## 【0016】

図12は、B2パリティ監視時のパリティ飽和特性を示す図表である。図中横

軸はビットエラーレート、縦軸はパリティエラーの発生確率である。この図から B2 パリティの飽和特性が  $0.5 (1.28 \times 10^{-3} \text{ 以上})$  のときであることが判る。このため、B2 パリティエラーは、最大 384 ビットの半数である 192 ビット程度しか検出できないことになる。このようなパリティの監視（偶パリティ）では、2 ビット以上の誤りは 1 ビット誤りか 0 ビット誤りにしか見えないため、実際に B2 のカウント値が “0” でもバーストエラーが発生しているしている可能性がある。

#### 【0017】

図 13 は、STS-48 における B2 エラーの検出条件の例を一覧化した図表である。ビットエラーによる監視によれば、図の B2 エラー検出条件に示すような通常のエラー監視条件のいずれかで検出できるランダム誤りとして検出することができる。しかしながら、上述したような、クロックの劣化や、データ識別誤りによるビットエラー（バーストエラー）は、その誤り個数の多さ（B2 パリティの飽和領域）と不連続性からランダム誤りとして検出することができなかった。

#### 【0018】

このように、本来、このような回線故障を原因として発生したバーストエラーは、誤り個数が多いため、回線故障の発生を検出する判断条件として考慮しなければならないにもかかわらず、従来技術にあっては、離散的なバーストエラーの検出が困難であり、回線故障として判断する条件に含めることができず、現状では、データ識別誤り、および Clock 劣化によるバーストエラーの発生を監視できる具体的手段が提供されていないという問題点があった。

#### 【0019】

この発明は、上述した従来技術による問題点を解消するため、伝送信号のクロック劣化やデータ識別誤りによるバーストエラーの発生を検出でき、回線故障の通知や回線切替の処理を行うことができる伝送装置およびバーストエラー監視方法を提供することを目的とする。

#### 【0020】

【課題を解決するための手段】

上述した課題を解決し、目的を達成するため、この発明にかかる伝送装置は、ヘッダ情報とデータ情報をバイト単位で多重してフレーム構成する伝送信号の監視フレーム中で予め特定した所定バイト（例えばB 2 バイト）を監視し、所定期間中におけるビットエラーの発生状態の変化に基づいてバーストエラーの発生の有無を検出するバーストエラー検出手段を設けたことを特徴とする。

#### 【0021】

本発明によれば、B 2 バイトのビットエラーの発生状態を所定期間監視することにより、通常のエラー監視（例えば、ランダム誤り）で検出できなかった回線故障や機器故障等を要因とするクロック劣化やデータ識別誤りにより、離散的に発生したバーストエラーを検出できるようになり、回線故障の通知や回線切替を行えるようになる。

#### 【0022】

##### 【発明の実施の形態】

以下に添付図面を参照して、この発明にかかる伝送装置およびバーストエラー監視方法の好適な実施の形態を詳細に説明する。

#### 【0023】

はじめに、上述したSTS-48 フレームフォーマットを例に、B 2 エラー検出条件の例（図13 参照）に基づいてバーストエラーを検出するための条件について説明する。B 2 エラー検出のためには、以下に説明するように監視フレーム内の誤り個数が所定の個数を満足する必要がある。バーストエラーが発生する状況では、B 2 エラーを検出するパリティ検出回路が飽和していると考えられるため、図示されているように、204 個以上のエラー検出をするためには、最低でも2 フレーム（ $125 \mu s \times 2$ ）以上のバーストエラー発生時間が必要である。

#### 【0024】

10 秒に1 回間隔でバーストエラーが発生する場合、図示のように、 $1.0 E - 07$  以上のエラーレート設定では、検出時間が7.875 秒以下となっているため、エラー検出できない。しかし、 $1.0 E - 08$  以上のエラーレートを検出条件とすれば通常のエラー検出が可能である。このため、バーストエラーの発生間隔時間と、従来から用いられているB 2 エラー検出時間の関係に基づき、この

発明におけるバーストエラー検出部（詳細は後述する）は、エラーレートの設定が、 $1.0 \times 10^{-8}$ と、 $1.0 \times 10^{-9}$ の設定のときにバーストエラーを検出することができる。

#### 【0025】

例えば、図示のように、エラー検出の閾値（スレッシュホールドレベル）のエラーレートを $1.0 \times 10^{-8}$ に設定した場合には、バーストエラー検出手段における1秒あたりのエラー検出個数（＝1秒（8000フレーム）Performance Monitor（PM）カウント）は18個である。しかし、パリティエラーが監視ビット中、奇数個エラーする性質を考えると、上述した384ビット内で最大378ビット（18個×奇数個として最大の21倍）エラーしている可能性がある。バーストエラーは、必ずしもPMカウント周期（例えば、1秒）に収まらないので、連続した2PMカウント周期で累積エラーカウント値が20ビット（ $2 \times 10$ ビット）以上であればバーストエラーを検出できる。次に、この発明をSONET伝送装置に適用してバーストエラーを検出する具体的構成を実施の形態1、2として説明する。

#### 【0026】

（実施の形態1）

図1は、この発明の実施の形態1におけるSONET伝送装置を示すブロック図である。図示の終端部101には、上述した信号回線に関する信号損失検出部801と、信号劣化検出部802と、バーストエラー検出部102と、OR回路803と、ACT/DEACT処理部804が設けられている。

#### 【0027】

信号損失検出部（Signal Fail）801は、LOS、LOF、AIS-L、B2-MJを検出する。信号劣化検出部（Signal Degrade）802では、B2-MINを検出する。これら信号損失検出部801と、信号劣化検出部802は、ロジック回路（ハードウェア）により構成されている。なお、1秒PMカウント自体は、ソフトウェア処理によるポーリングを実行するようになっている。

#### 【0028】

バーストエラー検出部102は、累積B2カウント部(Accumulated B2 Count)103と、2連続保護部104を備えてなる。このバーストエラー検出部102は、バーストエラーを検出するソフトウェアにより構成され、このソフトウェアをCPU上で実行することによりバーストエラー検出処理を実行する。

#### 【0029】

信号損失検出部801と、信号劣化検出部802と、バーストエラー検出部102により、それぞれ検出された検出信号は、OR回路803を介してACT/DEACT処理部804に出力される。ACT/DEACT処理部804は、検出信号に基づき回線故障時の処理信号を出力する。この処理信号としては、回線故障通知、および回線切替処理の要求を出力する。回線切替処理の要求に基づき、現用回線から予備回線への回線切替が行うことができる。

#### 【0030】

以下、バーストエラー検出部102の構成について詳細に説明する。バーストエラー検出部102の累積B2カウント部103は、B2エラーの1秒PMカウント周期に基づき、10秒のバーストエラーハンチング周期を設定する。そして、このバーストエラーハンチング周期中、2連続した1秒PMカウントの累積値が20ビット以上の検出が1回あった場合、バーストエラーとして検出する。

#### 【0031】

累積B2カウント部103は、従来のエラーレート設定におけるB2エラー検出条件との区別をつけるために、このPMカウントの累積条件として、複数の設定条件を設け、各設定条件にそれぞれカウントUPを行う閾値を設けている。まず、図13に示したように、エラーレートが $1.0 \times 10^{-8}$ の設定では、1秒PMカウントあたり18ビットカウント可能であるため、18ビットまでのエラーは通常のエラーであるとし、エラーカウントが19ビット以上のときのみバーストエラーの対象として累積B2カウント値をインクリメントする設定とする。また、エラーレートが $1.0 \times 10^{-9}$ の設定では、1秒PMカウントあたり2ビットカウント可能であるため、バーストエラーの対象として累積B2カウントを3ビット以上のみインクリメントする設定とする。

**【0032】**

以下、エラーレートを  $1.0 \times 10^{-9}$  として設定した場合における累積 B2 カウント部 103 の動作を説明する。ここで (1) バーストエラーハンチング周期内に 2 連続した 1 秒 PM カウントの累積値が 20 ビット以上の検出が 2 回以上あった場合には、通常のランダム誤りとして処理し、再ハンチングを開始する。

**【0033】**

また、雷などサージや突発的な ESD の印加による偶発的なバーストエラーと図 7 に示したインターフェース回路における Clock 振幅劣化等により離散的に発生したバーストエラーとを区別するために、下記 (2) ~ (5) に示す各処理を行う。

**【0034】**

(2) バーストエラーの検出が 1 回のみの場合には、偶発的なバーストエラーの可能性があるので、所定時間のガードタイム経過後、再度バーストエラーを検出したときにはじめてバーストエラーの検出信号を出力するものとする。このガードタイムは、ユーザが任意の時間を設定可能とする。この所定時間は、前述したバーストエラーの性質と、B2 パリティの飽和特性に基づいて 10 分から 60 分の範囲内で 10 分間隔で任意な値を設定することができる。

**【0035】**

例えば、図 12 に示したパリティの飽和特性から、エラーレートが  $2.00 \times 10^{-3}$  付近で飽和するため、図 11 においては、バーストエラーの発生間隔が 60 分以内を対象としてガードタイムを設定する。また、図 11 では、10 分に 1 回バーストエラー発生した場合であっても、 $8.3 \times 10^{-3}$  とかなり高いエラーレートで発生するため、ガードタイムを 10 分以上 60 分の範囲で設定することが適切である。このような、ガードタイムの設定により、通常のエラーとバーストエラーとを判別することができるようになる。

**【0036】**

(3) そして、ガードタイムを設定することにより、このガードタイム中に 1 度でもバーストエラーが検出された場合には、通常のランダム誤りとして処理し、再ハンチングを開始する。

**【0037】**

(4) 現用回線と、予備回線の各々における10秒のバーストエラーハンチング周期中、短い時間（例えば、±1秒）の差で両回線ともにバーストエラーが検出されたときは、ESDによる偶発的なバーストエラーと判断し、再ハンチングを開始する。

**【0038】**

(5) 上記の条件にて検出されたバーストエラー検出信号は、保護を持たせるために、その後の再ハンチングにてガードタイム後のバーストエラー未検出状態が所定回数（例えば、2回）連続したら解除とする。上記保護は、バーストエラーが回線故障に基づき発生した後の解除をよりの確に判断するために行うものである。

**【0039】**

上記の(1)～(5)の各処理により、バーストエラーを検出することができ、得られた検出信号を回線故障の判断条件として加える。これにより、バーストエラーによる回線故障のエラー通知や、回線切替の処理を行うことができるようになる。

**【0040】**

図2は、バーストエラー検出部によるバーストエラー検出処理を示すフローチャートである。図には、現用回線に対するバーストエラーの検出処理を主に記載しているが、同様の処理を予備回線に対しても同時並行して行うことができる。

**【0041】**

バーストエラー検出部102は、バーストエラーの検出を開始すると、B2PMが2回連続した累積値が、20ビット以上のカウントを1回検出した場合にバーストエラーとして検出する。まず、ハンチング周期である10秒の期間中に、2回連続した累積値が20ビット以上のカウントが1回のみか否か判断する（ステップS201）。1回のみの場合には（ステップS201：Yes）、1回目のバーストエラーの初回検出状態であると判断し、ステップS202に進む。

**【0042】**

ステップS202では、予備回線で±1秒の差以内に2回連続の累積値が20

ビット以上のカウントが1回未検出であるか否か判断する。未検出であれば（ステップS 2 0 2：Y e s）、ステップS 2 0 3に進む。

#### 【0 0 4 3】

ステップS 2 0 3では、設定したガードタイム中に2回連続の累積値で2 0 ビット以上のカウントが未検出であるか否か判断する。未検出であれば（ステップS 2 0 3：Y e s）、ステップS 2 0 4に進む。

#### 【0 0 4 4】

ステップS 2 0 4では、設定したガードタイム後に2回連続の累積値で2 0 ビット以上のカウントが1回検出されたか否かを判断する。検出されたとき（ステップS 2 0 4：Y e s）、上記ステップS 2 0 1～S 2 0 4の各条件を全て満足しており、設定した条件を満たし、バーストエラーの発生の検出が完了したとして、初めてバーストエラーの検出信号を外部出力する。

#### 【0 0 4 5】

したがって、上記各条件を満たさない場合には、いずれも再ハンチング（ステップS 2 0 5）を行う。例えば、ステップS 2 0 1において、ハンチング周期である1 0 秒の期間中に、2回連続した累積値が2 0 ビット以上のカウントが2回以上の場合には（ステップS 2 0 1：N o）、通常のランダム誤りであると判断し、今回のバーストエラー検出状態を解除（クリア）するとともに、再ハンチングを行う。累積B 2 カウント部1 0 3は、再ハンチング時には、それまでカウントしていた累積B 2 カウント値をクリア（例えば、カウント値=0）する。

#### 【0 0 4 6】

また、ステップS 2 0 2において、予備回線で±1秒の差以内に2回連続の累積値が2 0 ビット以上のカウントが1回検出されれば（ステップS 2 0 2：N o）、偶発的なバーストエラーであると判断し、今回のバーストエラー検出状態を解除（クリア）するとともに、再ハンチングを行う。同様に、ステップS 2 0 3において、設定したガードタイム中に2回連続の累積値で2 0 ビット以上のカウントが検出されれば（ステップS 2 0 3：N o）、通常のランダム誤りであると判断し、今回のバーストエラー検出状態を解除（クリア）するとともに、再ハンチングを行う。



**【0047】**

また、ステップ S204において、設定したガードタイム後に2回連続の累積値で20ビット以上のカウントが1回未検出のときには（ステップ S204：No）、偶発的なバーストエラーであると判断し、今回のバーストエラー検出状態を解除（クリア）するとともに、再ハンチングを行う。

**【0048】**

次に、上記各条件の設定によるバーストエラーの検出処理について具体的に説明する。図3は、バーストエラー検出を説明するためのタイミングチャートである。この図では、エラーレートを  $1.0 \times 10^{-9}$  に設定してある。図3（a）には、1秒PMカウント周期が示されており、10秒のバーストエラーハンチング周期（T1）をウインドウ設定してある。図3（b）に示すように、累積B2カウント部103は、1秒PMカウントの周期毎に、現用回線に対するPMエラーカウントを行う。

**【0049】**

そして、累積B2カウント部103は、図3（c）に示すように、1秒PMカウントあたりのエラーカウントが3ビット以上のみ累積B2カウント値をインクリメントする。例えば、PMエラーカウント（ビット）について、1秒目が3であり、2秒目が2であり、3秒目が2であると、累積B2カウント値は、1秒目が3であり、2秒目は2ビットなのでカウントアップせず3のまま、3秒目も2ビットなのでカウントをクリアしてカウント値は0となる。また、PMエラーカウントが6秒目と7秒目が2連続して19、19であるため、7秒目の累積B2カウント値が  $19 + 19 = 38$  となり、20（ビット）を超える。この時期（t1）に累積B2カウント部103は、累積B2カウント値のデータ"1"を2連続保護部104に出力する。この状態で2連続保護部104は、カウント値を、 $0 \rightarrow 1$  にインクリメントする。

**【0050】**

この後、図3（d）に示す10分のガードタイム（T0）を経た後、再度、10秒のバーストエラーハンチング周期（T2）中に、1秒PMカウントの累積値が20ビット以上の検出が1回生じている（時期 t2）。このときの累積B2カ

ウント値は  $18 + 30 = 48$  となり、20（ビット）を超えている。この時期（ $t_2$ ）に、累積B2カウント部103は、上記同様に、累積B2カウント値のデータ”1”を2連続保護部104に出力する。この状態で2連続保護部104は、カウント値を  $1 \rightarrow 2$  にインクリメントする。

#### 【0051】

これにより、2連続保護部104は、カウント値が”2”となり、バーストエラー検出信号を外部出力する。図3（e）に示すバーストエラーを外部出力するタイミングは、再度の10秒のバーストエラーハンチング周期（ $T_2$ ）が終了したとき（時期  $t_3$ ）まで待って行われ、時期  $t_3$  以降、継続出力される。

#### 【0052】

次に、再ハンチングの条件について説明する。図3（f）～（h）の各条件時には、バーストエラーであると判定せず、2連続保護部104は、累積B2カウントをクリアして再ハンチングを行う。

#### 【0053】

図3（f）は、上述した設定条件（4）を説明するタイミングチャートである。あるハンチング周期（ $T_1$ ）の期間中において、現用回線でバーストエラーを検出した時期（ $t_1$ ）と、予備回線でバーストエラーを検出した軸（ $t_4$ ）が設定した短い時間（図示の例では  $\pm 1$  秒）の差で生じた状態が示されている。このような場合、雷などのESDにより、現用回線と予備回線が同時偶発的に生じたバーストエラーであると判断する。そして、2連続保護部104は、累積B2カウントをクリアして再ハンチングを開始する。

#### 【0054】

図3（g）は、上述した設定条件（1）を説明するタイミングチャートである。あるハンチング周期（ $T_1$ ）の期間中において、2連続した1秒PMカウントの累積値が20ビット以上の検出が2回生じた状態が示されている（時期  $t_5$  および時期  $t_1$  の2回）。このような場合、通常のランダム誤りとして判断する。2連続保護部104は、累積B2カウントをクリアして再ハンチングを開始する。

#### 【0055】

図3 (h) は、上述した設定条件 (3) を説明するタイミングチャートである。あるハンチング周期 ( $T_1$ ) の期間中において、2連続した1秒PMカウンタの累積値が20ビット以上の検出が1回検出されると (時期  $t_1$ )、2連続保護部 104 は、累積B2カウンタをインクリメントして”1”としている。この後、ガードタイム ( $T_0$ ) の期間中にバーストエラーが検出 (時期  $t_6$ ) された場合が示されている。このように、1度バーストエラーが検出された後、ガードタイム ( $T_0$ ) の期間中にバーストエラーが検出された場合には、ガードタイム内のバーストエラーの発生は通常のランダム誤りとして判断する。2連続保護部 104 は、累積B2カウンタをクリアして、再ハンチングを開始する。

#### 【0056】

次に、バーストエラー検出信号の出力解除について説明する。図4 は、バーストエラー検出解除を説明するためのタイミングチャートである。バーストエラー検出信号を出力した後の時期において、再ハンチングにてガードタイム後のバーストエラー未検出状態が所定回数 (例えば、2回) 連続したときに解除される。図示の例では、1回目の再ハンチング (周期  $T_3$ ) と、ガードタイム ( $T_0$ ) と、2回目の再ハンチング (周期  $T_4$ ) の期間中、継続して2連続した1秒PMカウンタの累積値が20ビット以上の検出が1回もなかった場合が示されている。このようなとき、2連続保護部 104 は、2回目の再ハンチング (周期  $T_4$ ) の経過時 (時期  $t_7$ ) に、バーストエラー検出出力を解除する。

#### 【0057】

以上説明した実施の形態1によれば、回線故障や、光部品・電子回路等を有する機器故障等を要因として離散的に発生したバーストエラーを検出することができるようになる。このように、数分に1回の間隔で数万ビットのバーストエラーを通常のビットエラーと区別して検出でき、バーストエラー発生時に回線エラー通知や、回線切替処理を行うことができる。加えて、このようなバーストエラーは、既存のパリティ検出手法を用いたソフトウェアの処理により簡単に検出することができる。

#### 【0058】

(実施の形態2)

次に、この発明の実施の形態 2 の構成を説明する。上述した実施の形態 1 では、回線障害（回線故障）を検出するための B 2 バイトを用いた監視に対して、この実施の形態 2 においては、パス（P a t h）のエラー通知、および回線切替処理を行うための B 3 バイトを用いてバーストエラーの検出を行う点のみが相違している。

#### 【0 0 5 9】

図 5 は、この発明の実施の形態 2 における S O N E T 伝送装置を示すブロック図である。図 5 の終端部 5 0 1 には、パス障害を検出するために従来から用いられている 2 つのパス障害検出部 5 0 2 , 5 0 3 が設けられる。パス障害検出部 5 0 2 は、B 3 - M J 用であり、パス障害検出部 5 0 3 は、B 3 - M I N 用である。これに加えて、この発明では、B 3 バイトを用いてバーストエラーを検出するバーストエラー検出部 5 0 4 を設ける。バーストエラー検出部 5 0 4 は、累積 B 3 カウント部 5 0 5 と、2 連続保護部 5 0 6 を備えている。これらの構成は実施の形態 1 で説明した B 2 ビットに対する監視を B 3 バイトに適用した点が異なるだけで基本的な監視動作は同様である。また、O R 回路 8 0 3 と、A C T / D E A C T 処理部 8 0 4 についても、実施の形態 1 と同様の構成である。

#### 【0 0 6 0】

バーストエラー検出部 5 0 4 は、累積 B 3 カウント部（A c c u m u l a t e d B 2 C o u n t）5 0 5 と、2 連続保護部 5 0 6 を備えてなる。このバーストエラー検出部 5 0 4 は、実施の形態 1 において説明した B 2 バイトの監視に代えて、パス切替用の B 3 バイトを用いてバーストエラーの検出を行う。このように、パスのエラー通知、および切替処理を行うために使用される B 3 バイトにるパリティエラー検出条件を用いても同様にバーストエラーによる処理が行える。

#### 【0 0 6 1】

図 6 は、S T S - N フレームフォーマット中の B 3 バイトを説明するための図表である。図 6（b）に示すように、通常のパスエラー監視は S T S - N フレームの T r a n s p o r t O v e r h e a d（T O H）を除いた全ビットの演算結果（図 6（a）中斜線部分）と、次フレームの B 3 バイト 6 0 1 を比較して行

っている。この比較は、BIP×8 (Bit Interleaved Parity 8) と呼ばれ、誤り監視を行う情報全体を8ビット毎に分割して監視を行うものである。STS-48cの例で説明すると、1フレーム(125μs)中のトータルビット数は $9 \times 87 \times 48 \times 8 = 300,672$ ビットとなる。1フレーム中、基準値に雑音が乗ってデータの識別誤りが発生し、バーストエラーが発生した場合、B3パリティエラーだけあれば、最大でも8ビットしか検出することができない。

#### 【0062】

この実施の形態2では、実施の形態1で説明したB2バイトを用いたときと同様に、2つのパス障害検出部502, 503では、既存のB3エラーに対する1秒PMを用いてB3-MJおよびB3-MINによるパリティエラーを検出する。そして、この実施の形態2では、新たに加えられたバーストエラー検出部504においてB3バイトの監視を行う構成とする。これにより、パスを終端している部分の機器故障等によりバーストエラーが発生しても、パスのエラー通知、および切替処理を行うことができるようになる。

#### 【0063】

以上説明した実施の形態1、2では、STS-Nのフレームフォーマットにおいて、N=48を例に説明した。これに限らず、伝送レートはSONETで規定されている各種レート $N(OC) = 1, 3, 12, 48, 192$ 等の全ての範囲で適用でき、どのレートにおいても上記構成によりバーストエラーを検出することができる。また、この発明は、SONET/SDH (Synchronous Digital Hierarchy) にも適用することができる。

#### 【0064】

また、上記の実施形態1では、バーストエラー検出部102, 504によりバーストエラーを検出することができるが、終端部101には、さらに上述したOOFを用いたバーストエラー検出部(不図示)の構成を加えてもよい。なお、バーストエラー検出部102は、OOFの発生を用いずにバーストエラーの発生を検出することができる。一方、OOFを用いたバーストエラーの検出部では、クロック劣化を要因として発生したOOFに基づきバーストエラーの発生を検出で

きる。但し、データ識別誤りでは O O F が発生しないため、O O F を用いたバーストエラー検出部は、データ識別誤りに基づくバーストエラーの検出は行えない。このため、データ識別誤りに基づくバーストエラーを検出するためには、O O F を用いたバーストエラー検出部を配置した場合であっても、上述した実施の形態で説明したバーストエラー検出部 102 を設ける必要がある。

#### 【0065】

なお、本実施の形態で説明したバーストエラーの監視方法は、予め用意されたソフトウェアで実行することにより実現することができる。

#### 【0066】

(付記1) ヘッダ情報とデータ情報をバイト単位で多重してフレーム構成する伝送信号の監視フレーム中で予め特定した所定バイトを監視し、所定期間中における前記所定バイト中のビットエラーの発生状態の変化に基づいてバーストエラーの発生の有無を検出するバーストエラー検出手段を設けたことを特徴とする伝送装置。

#### 【0067】

(付記2) 前記バーストエラー検出手段は、

P e r f o r m a n c e M o n i t o r (PM) 周期に対応して前記所定バイトのパリティエラービット数をカウントし、累積カウント値として保持する累積カウント手段を備え、

前記累積カウント手段によってカウントされた前記パリティエラービット数の累積カウント値が所定カウント値以上になったときにバーストエラーの発生を検出することを特徴とする付記1に記載の伝送装置。

#### 【0068】

(付記3) 前記累積カウント手段により検出されたバーストエラーが複数回発生するまで該バーストエラー検出信号の出力を保留する出力保護手段を設けたことを特徴とする付記1または2に記載の伝送装置。

#### 【0069】

(付記4) ヘッダ情報とデータ情報をバイト単位で多重してフレーム構成する伝送信号の監視フレーム中で予め特定した所定バイトのビットエラーを検出するビ

ットエラー検出工程と、

予め定めた所定期間中における前記所定バイト中の前記ビットエラーの発生状態の変化に基づき、バーストエラーの発生の有無を検出するバーストエラー検出工程を含むことを特徴とするバーストエラー監視方法。

#### 【0070】

(付記5) 前記バーストエラー検出工程は、

Performance Monitor (PM) 周期に対応して前記所定バイトのパリティエラービット数をカウントし累積カウント値として保持し、該累積カウント値が所定カウント値以上になったときにバーストエラーの発生を検出する累積カウント工程を含むことを特徴とする付記4に記載のバーストエラー監視方法。

#### 【0071】

(付記6) 前記累積カウント工程は、

前記バーストエラーを検出するためのエラーレートの設定に対応して、通常のパリティチェックによりエラー検出可能なビット数に対応した閾値を設け、該閾値を超えたエラービット数に対して前記累積カウント処理を行うことを特徴とする付記5に記載のバーストエラー監視方法。

#### 【0072】

(付記7) 前記累積カウント工程は、

前記バーストエラーによって発生が想定される前記エラービット数に応じて前記所定バイトのパリティエラービット数の監視単位を前記複数のPM周期を用いて行うことを特徴とする付記5に記載のバーストエラー監視方法。

#### 【0073】

(付記8) 前記累積カウント工程は、

前記PM周期に基づき所定期間のハンチング周期を設定し、該ハンチング周期内における前記累積カウント値が所定カウント値以上になったときに、バーストエラーの発生を検出することを特徴とする付記5に記載のバーストエラー監視方法。

#### 【0074】

(付記 9) 前記累積カウント工程により検出されたバーストエラーの発生が前記ハンチング周期内に 2 回以上検出されたとき、前記累積カウント値をクリアして再度のハンチング周期によるカウント再開を行う出力保護工程を含むことを特徴とする付記 5 ～ 8 のいずれか一つに記載のバーストエラー監視方法。

#### 【 0 0 7 5 】

(付記 1 0) 前記累積カウント工程により検出されたバーストエラーの発生が現用回線と、予備回線とにおいていずれも所定の前記 P M 周期内で検出されたとき、前記累積カウント値をクリアして再度のハンチング周期によるカウント再開を行う出力保護工程を含むことを特徴とする付記 5 ～ 8 のいずれか一つに記載のバーストエラー監視方法。

#### 【 0 0 7 6 】

(付記 1 1) 前記ハンチング周期と次のハンチング周期との間に、前記バーストエラーの発生状態に基づいて所定期間のガードタイムを設定し、前記累積カウント工程により最初のハンチング周期で検出されたバーストエラーの発生後、前記ガードタイム中にバーストエラーの発生が検出されたとき、前記累積カウント値をクリアして再度のハンチング周期によるカウント再開を行う出力保護工程を含むことを特徴とする付記 5 ～ 8 のいずれか一つに記載のバーストエラー監視方法。

。

#### 【 0 0 7 7 】

(付記 1 2) 前記ガードタイムは、前記バーストエラーの発生を検出するための所定バイトのビットエラーの飽和特性に基づき、前記所定期間を可変設定自在なことを特徴とする付記 1 1 に記載のバーストエラー監視方法。

#### 【 0 0 7 8 】

##### 【発明の効果】

以上説明したように、この発明によれば、雷などの E S D により偶発的に発生したバーストエラー以外の、回線故障や機器故障等により離散的に発生したバーストエラーを既存のパリティ検出結果を用いて容易に検出できるようになる。これにより、数分に 1 回の間隔で数万ビットのバーストエラーを検出できるようになり、回線故障や機器故障時の回線故障の通知や回線切替を行えるようになると



いう効果を奏する。

【図面の簡単な説明】

【図 1】

この発明の実施の形態 1 における S O N E T 伝送装置を示すブロック図である。

。

【図 2】

バーストエラー検出部によるバーストエラー検出処理を示すフローチャートである。

【図 3】

バーストエラー検出を説明するためのタイミングチャートである。

【図 4】

バーストエラー検出解除を説明するためのタイミングチャートである。

【図 5】

この発明の実施の形態 2 における S O N E T 伝送装置を示すブロック図である。

。

【図 6】

S T S - N フレームフォーマット中の B 3 バイトを説明するための図表である。

。

【図 7】

伝送装置のインターフェース回路を示すブロック図である。

【図 8】

従来の終端部の詳細な構成を示すブロック図である。

【図 9】

バーストエラーの発生状態を示す図である。

【図 1 0】

S T S - N フレームのフォーマットを示す図表である。

【図 1 1】

S T S - 4 8 ( N = 4 8 ) の場合のバーストエラーレート特性を示す図表である。

## 【図 1 2】

B 2 パリティ監視時のパリティ飽和特性を示す図表である。

## 【図 1 3】

S T S - 4 8 における B 2 エラーの検出条件の例を一覧化した図表である。

## 【符号の説明】

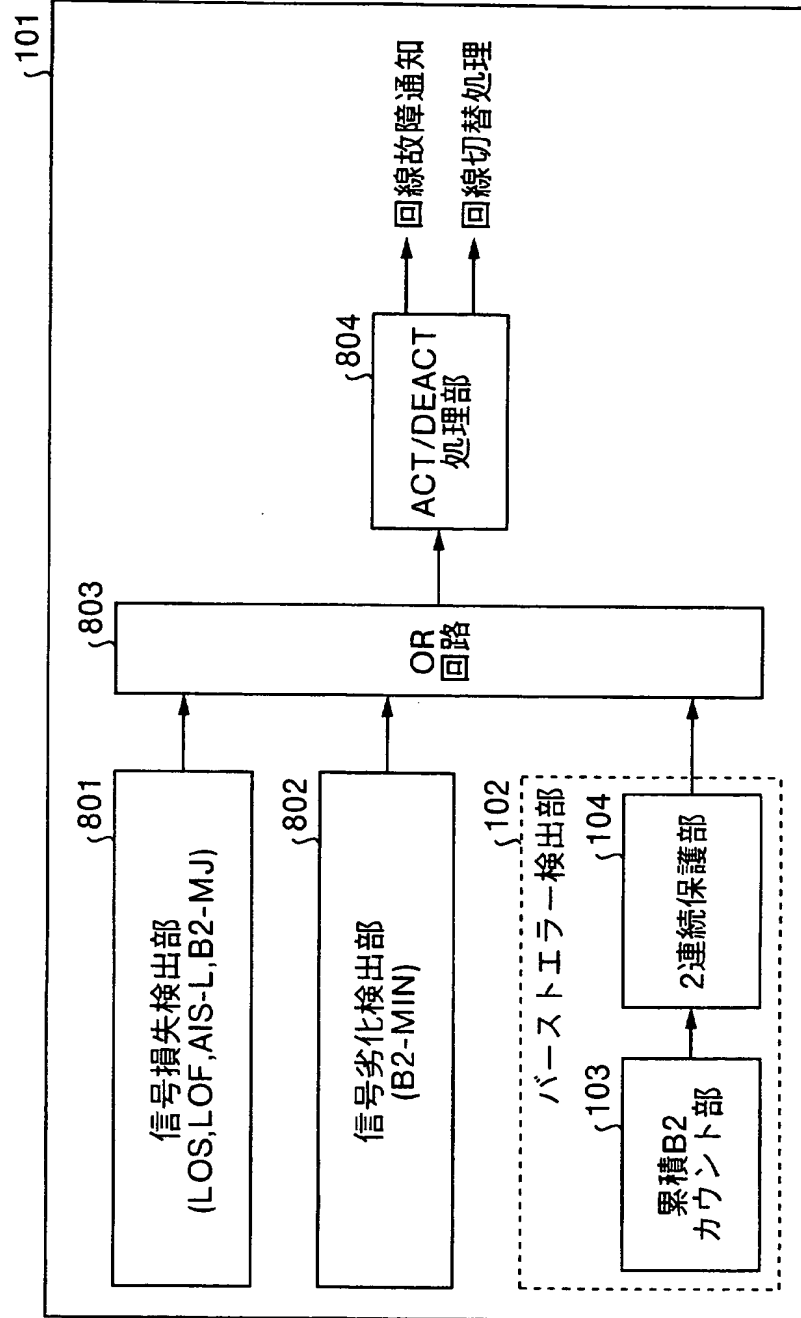
- 1 0 1 終端部
- 1 0 2 バーストエラー検出部
- 1 0 3 累積 B 2 カウント部
- 1 0 4 2 連続保護部
- 8 0 1 信号損失検出部
- 8 0 2 信号劣化検出部
- 8 0 3 O R 回路
- 8 0 4 A C T / D E A C T 処理部

【書類名】

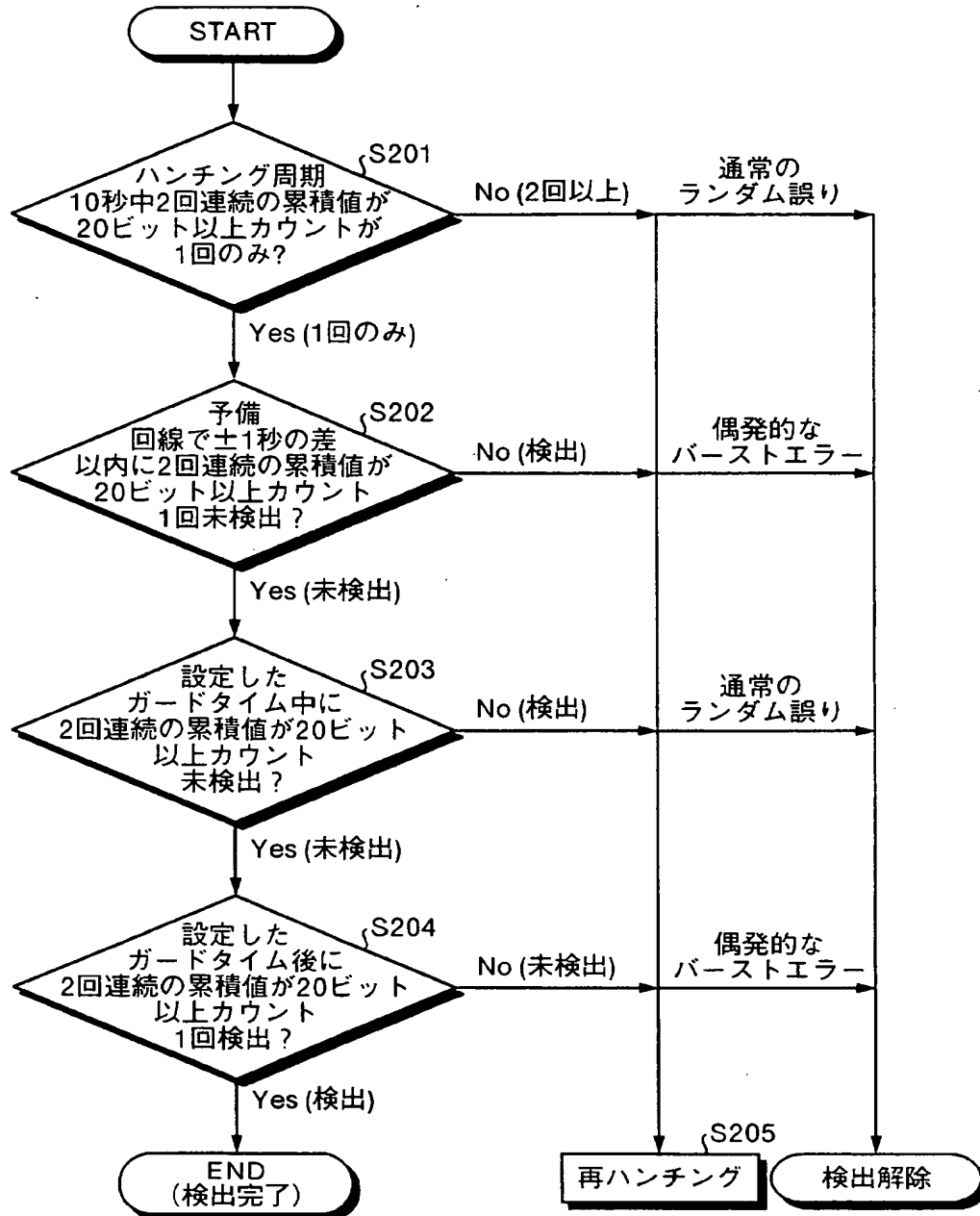
図面

【図 1】

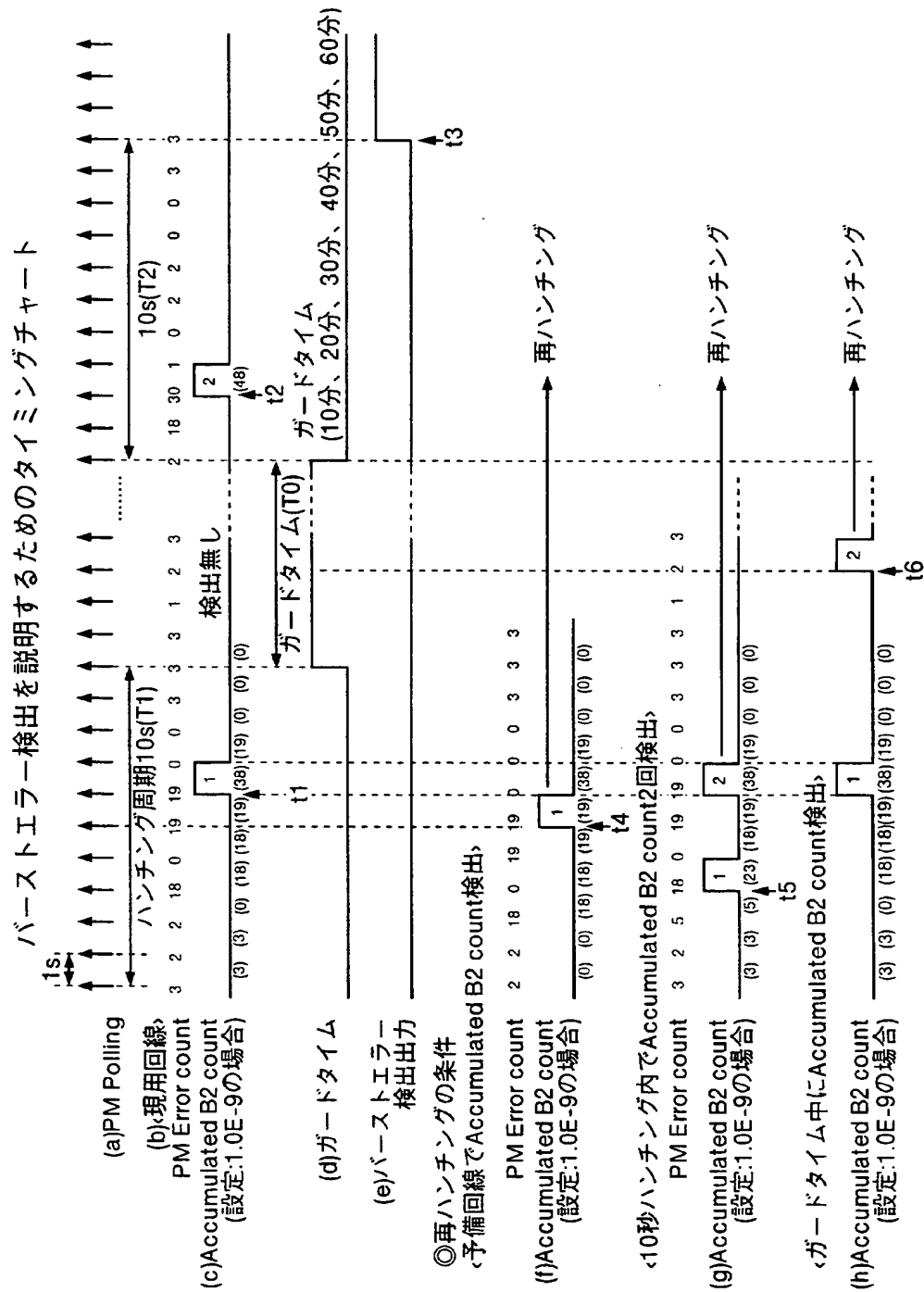
この発明の実施の形態1におけるSONET伝送装置を示すブロック図



【図 2】

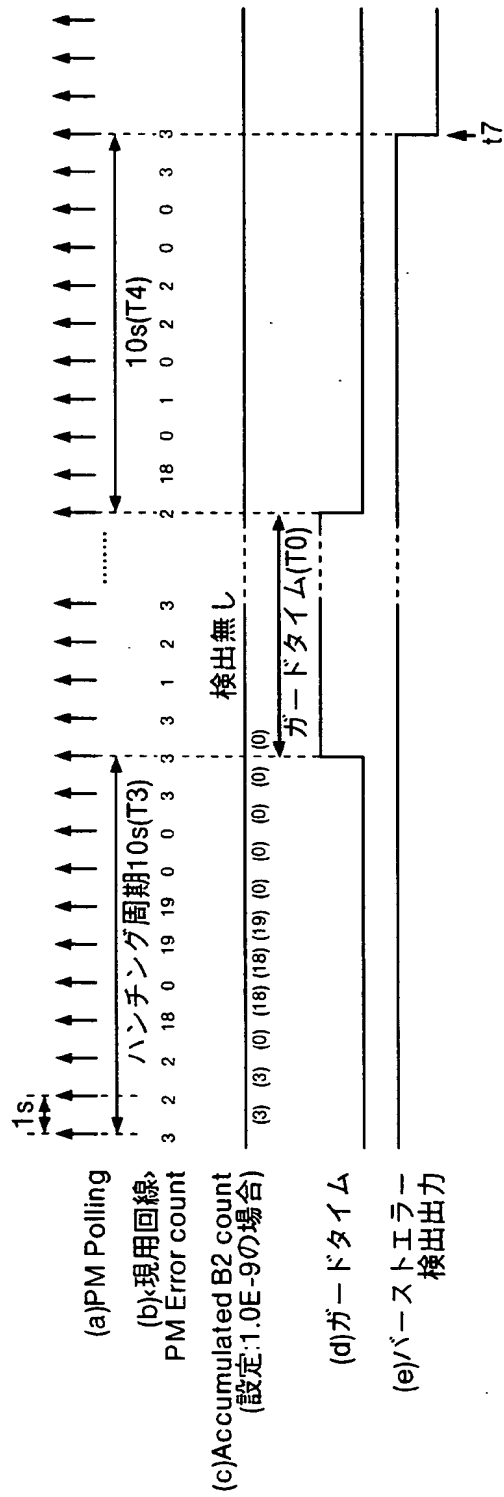
バーストエラー検出部による  
バーストエラー検出処理を示すフローチャート

【図 3】



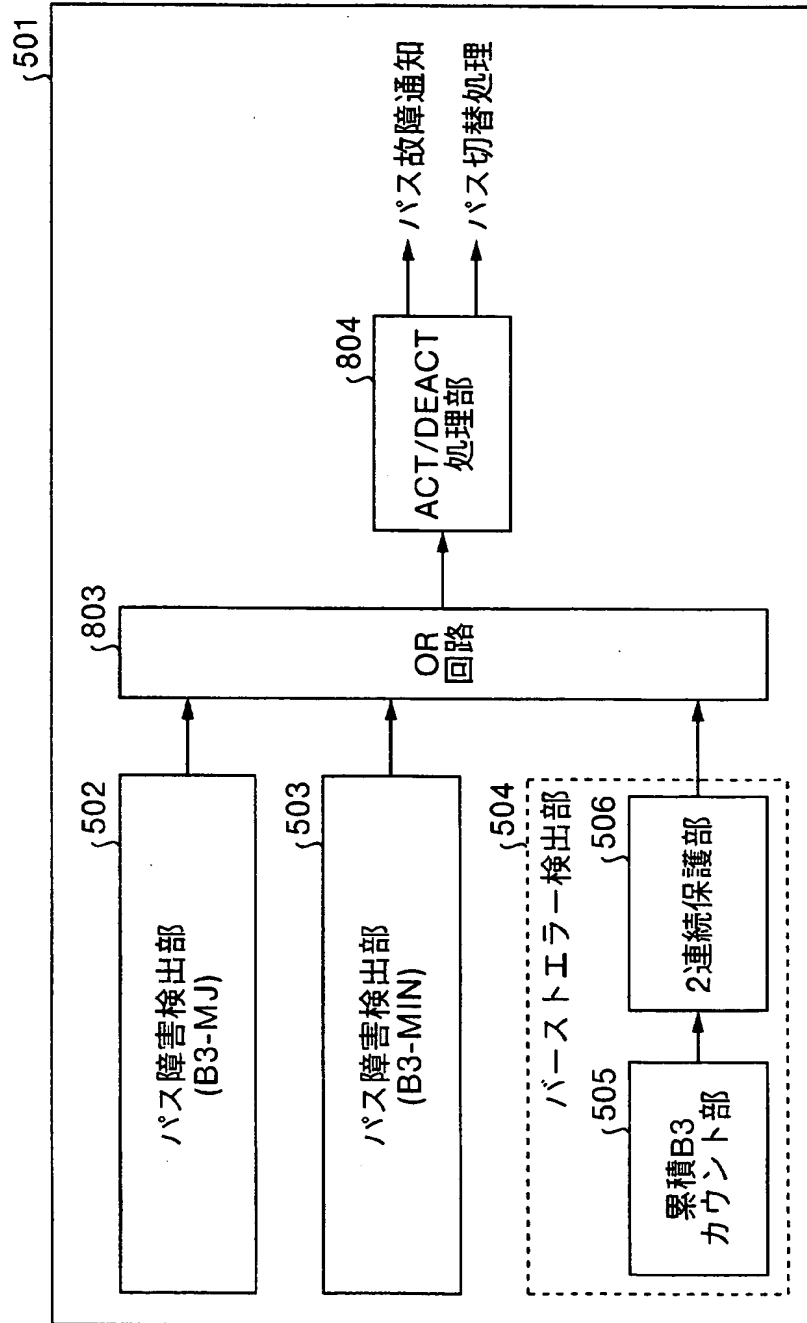
【図 4】

# バーバーストエラー検出解除を説明するためのタイミングチャート



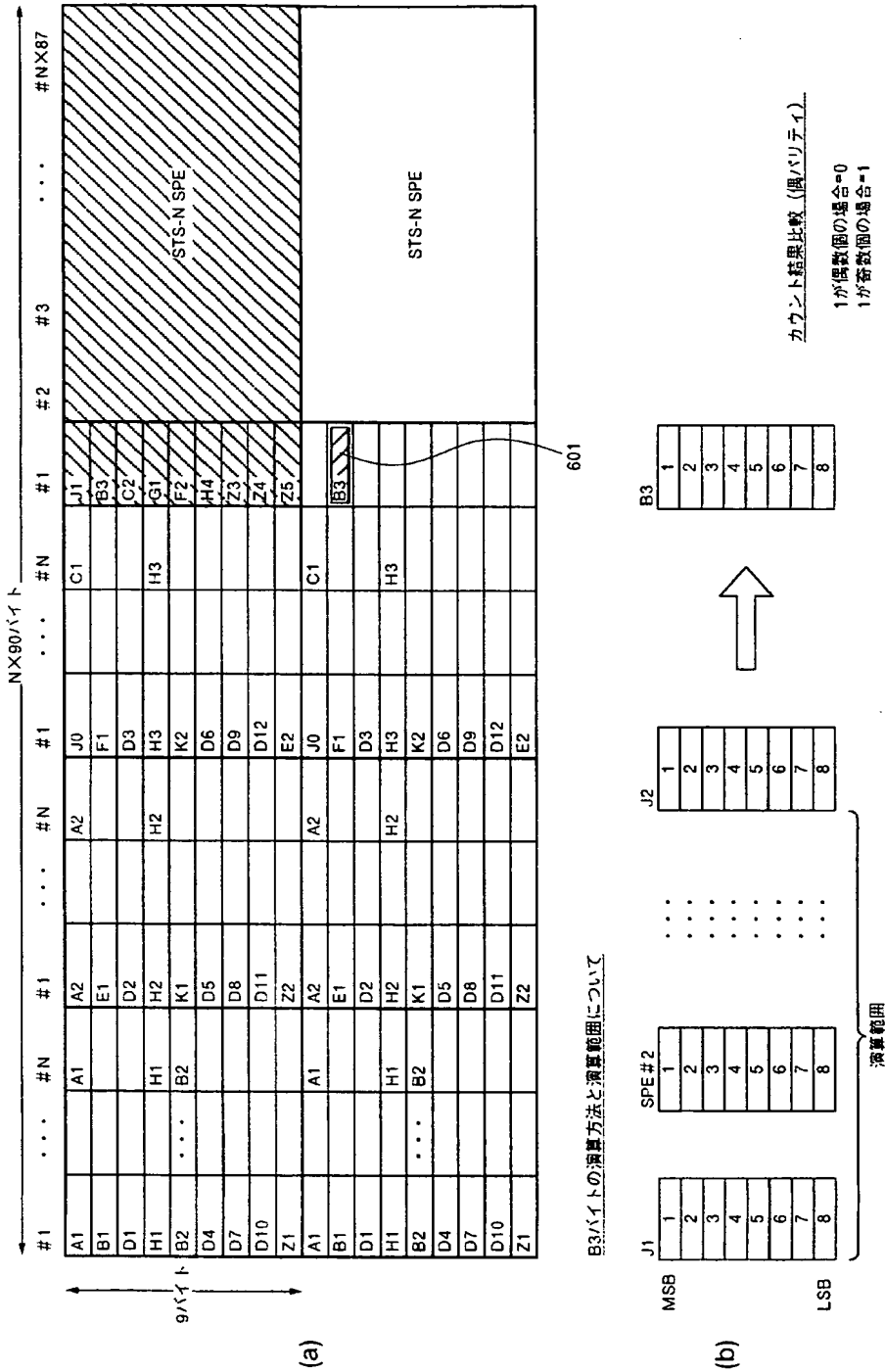
【図 5】

この発明の実施の形態2におけるSONET伝送装置を示すブロック図



【図 6】

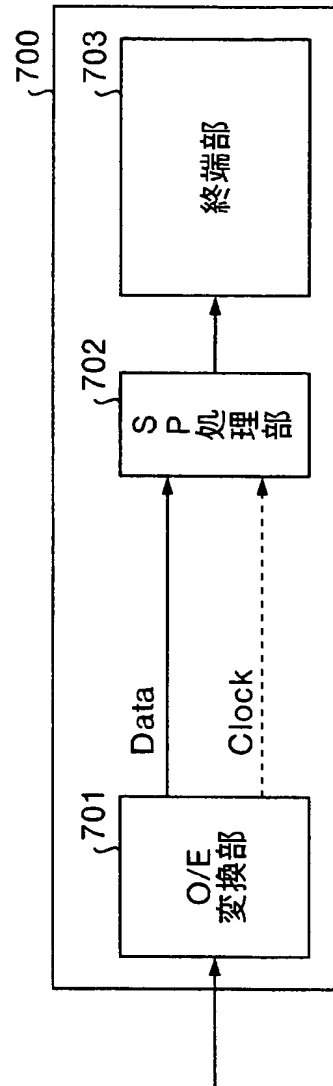
STS-Nフレームフォーマット中のB3バイトを説明するための図表





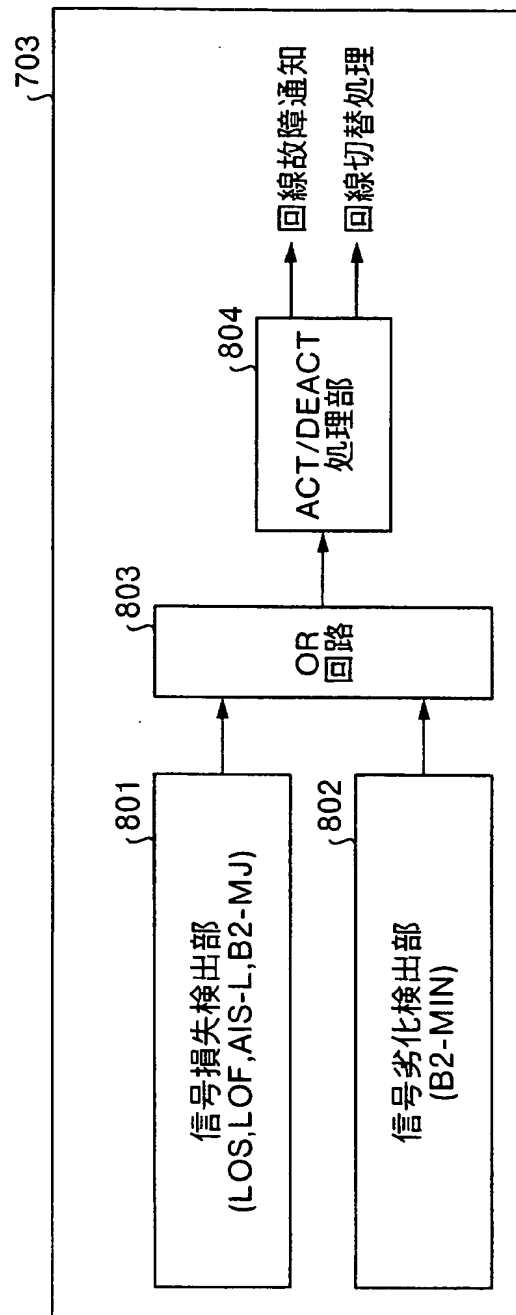
【図 7】

伝送装置のインターフェース回路を示すブロック図



【図 8】

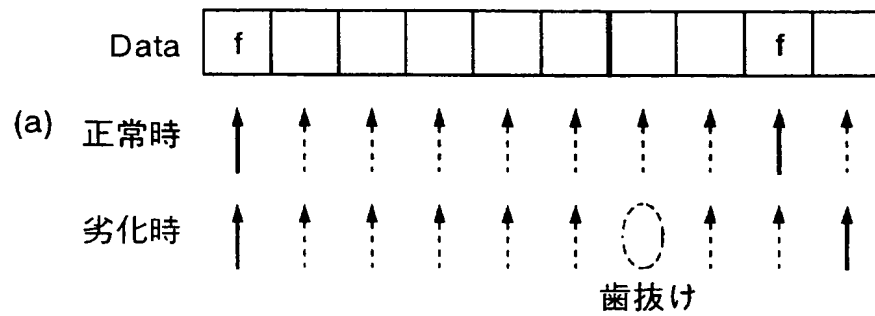
従来の終端部の詳細な構成を示すブロック図



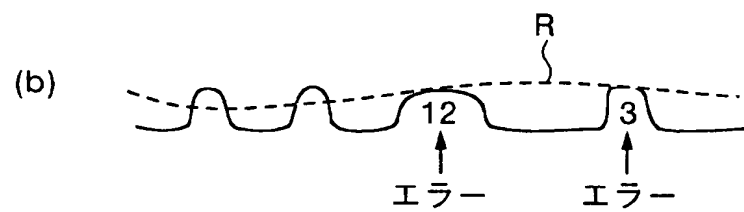
【図 9】

バーストエラーの発生状態を示す図

(クロック劣化の場合)



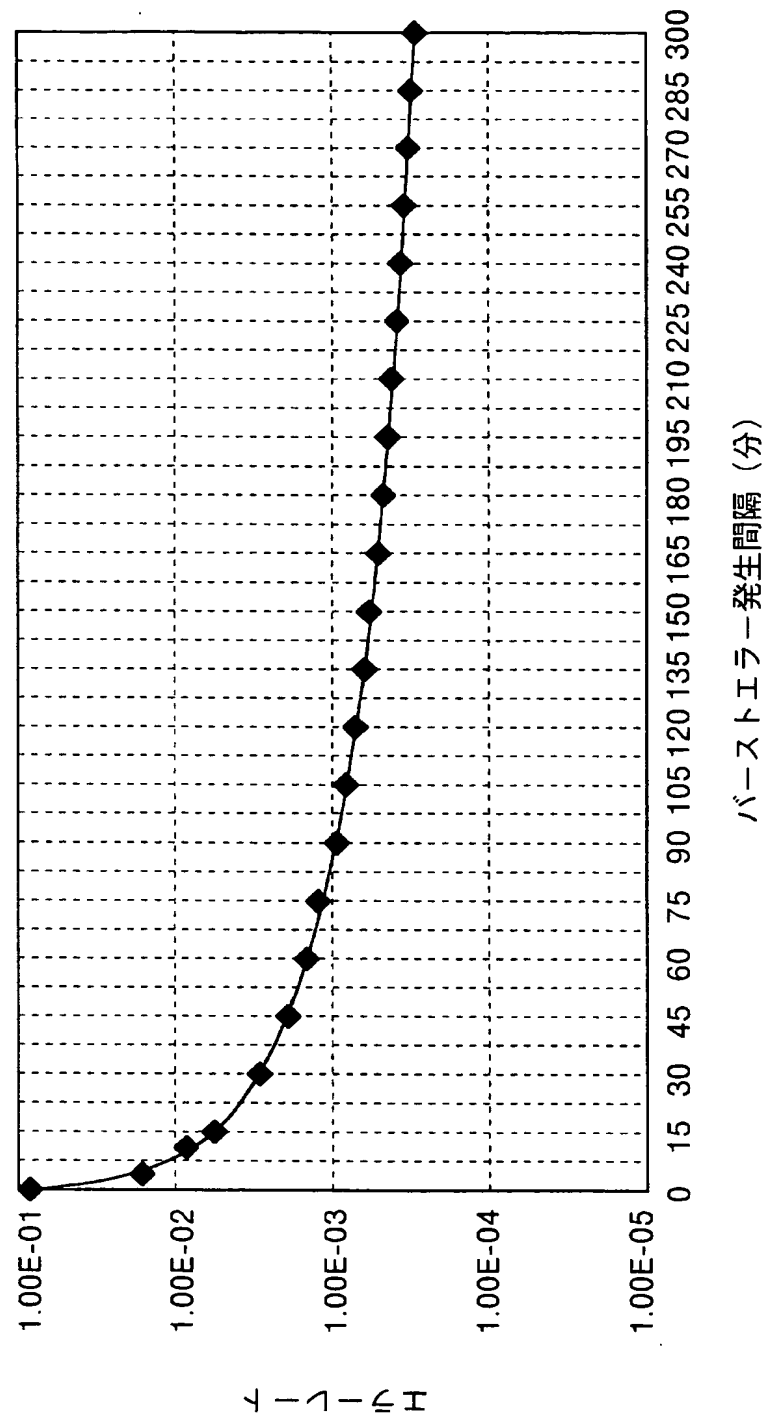
(データ劣化の場合)



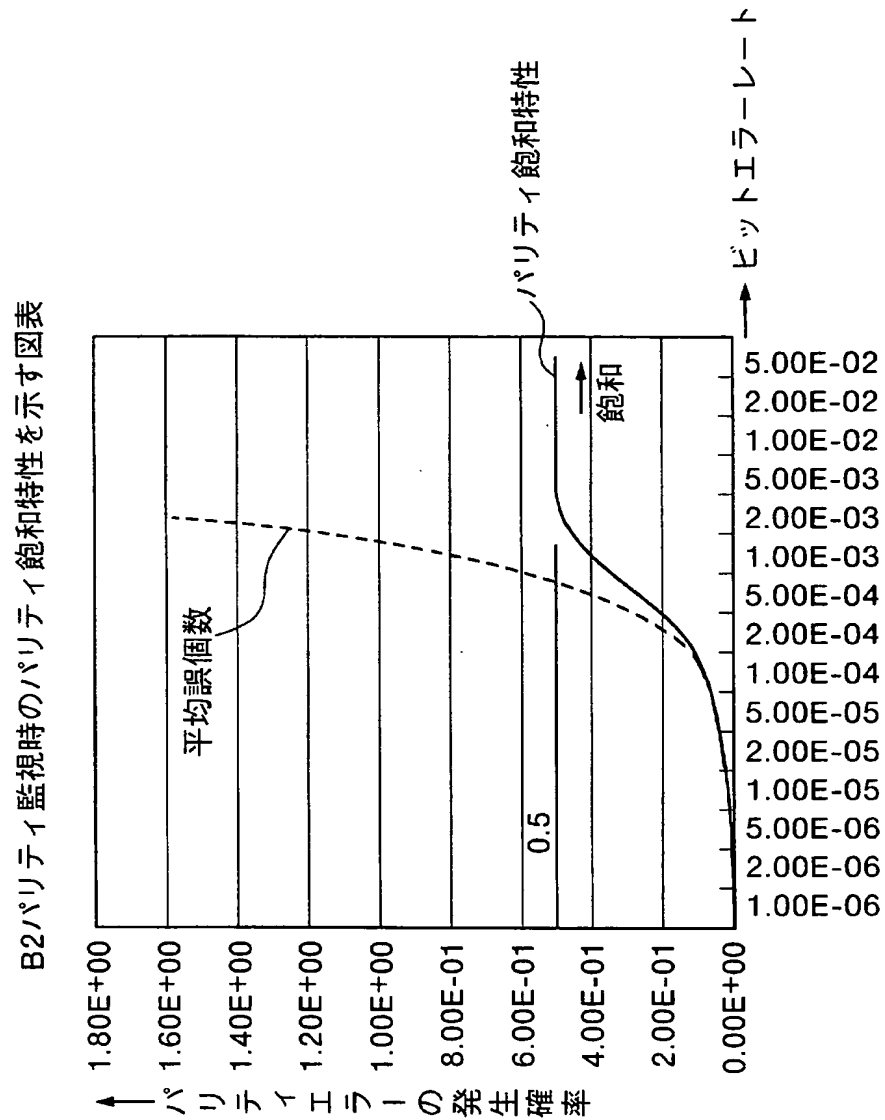


【図 11】

STS-48(N=48)の場合のバーストエラート特性を示す図表



【図 12】



【図 1 3】

STS-48におけるB2エラーの検出条件の例を一覧化した図表

エラー レート	検出回路規格							理論値
	監視 フレーム長	監視時間 (s)	エラー 個数	連続回数	検出時間 (s)	検出 エラー 個数	1秒当たりの 検出個数	単純計算 エラー レート
1.0E-03	1	0.00013	150	58	0.00725	8700	1,200,000	4.88E-04
1.0E-04	9	0.00113	204	7	0.00788	1428	181,333	7.37E-05
1.0E-05	90	0.01125	204	7	0.07875	1428	18,133	7.37E-06
1.0E-06	900	0.11250	204	7	0.78750	1428	1,813	7.37E-07
1.0E-07	9,000	1.12500	204	7	7.87500	1428	181	7.37E-08
1.0E-08	90,000	11.25000	204	7	78.75000	1428	18	7.37E-09
1.0E-09	900,000	112.50000	204	7	787.50000	1428	2	7.37E-10
								2,460,672
								246,067
								24,607
								2,461
								246
								25
								2

【書類名】 要約書

【要約】

【課題】 伝送信号のクロック劣化やデータ識別誤りによるバーストエラーの発生を検出でき、回線故障の通知や回線切替の処理が行えること。

【解決手段】 S O N E T の伝送信号の監視フレーム中で予め特定した B 2 バイトをハンチング周期 T 1 で監視する。エラーレートを  $1.0 \times 10^{-9}$  に設定したときには、ハンチング周期 T 1 内で B 2 バイトの 1 P M カウントの累計値が 2 連続して 2 0 ビットを超えたとき、バーストエラーの 1 回目の発生として検出する。この後、1 0 分～6 0 分のガードタイム T 0 を経て、再度のハンチング周期 T 2 による監視を行う。このハンチング周期 T 2 内で同様に B 2 バイトの 1 P M カウントの累計値が 2 連続して 2 0 ビットを超えたとき、外部に対してバーストエラーの発生をバーストエラー検出信号として出力する。

【選択図】 図 3



特願 2 0 0 3 - 0 6 8 9 8 0

出 願 人 履 歴 情 報

識別番号

[ 0 0 0 0 0 5 2 2 3 ]

1. 変更年月日

1 9 9 6 年 3 月 2 6 日

[変更理由]

住所変更

住 所

神奈川県川崎市中原区上小田中 4 丁目 1 番 1 号

氏 名

富士通株式会社